

ZEN7201AF 評価システム
ZcPCI001
取り扱い説明書

株式会社 ジーニック

目次

概要.....	1
1. 特長.....	1
2. 仕様.....	2
2.1. カウンタ部.....	2
2.2. 入力ポート.....	2
2.3. 出力ポート.....	3
2.4. 入出力ポート共通事項.....	3
3. ブロック図.....	4
4. ローカル・I/Oアクセス.....	5
4.1. アドレスマップ.....	5
4.2. 動作説明.....	5
4.2.1. カウンタ(ZEN2014F).....	5
4.2.1.1. 入力回路.....	6
4.2.1.2. 外部接続回路例.....	6
4.2.2. 入力ポート.....	7
4.2.2.1. 入力回路.....	7
4.2.2.2. 外部接続回路例.....	8
4.2.3. 出力ポート.....	9
4.2.3.1. 出力回路.....	9
4.2.3.2. 外部接続回路例.....	10
5. ローカル・メモリアクセス.....	11
5.1. アドレスマップ.....	11
5.2. 動作説明.....	11
6. 割り込み.....	12

7 . EEPROM	13
8 . コネクタ	14
9 . 入力のタイミング	16
11 . 備考	18
12 . 付録A (回路図)	19
13 . 付録B (寸法図)	24
14 . 変更履歴.....	26

概要

ZPCI001 は、CompactPCI 規格に準拠した、ZEN7201AF 用の評価ボードです。
ロータリエンコーダ等からのパルスをカウントするための24ビットカウンタ(ZEN2014F)を搭載しています。
カウンタの入力は、アップダウン、2相パルスおよび単相パルスの設定ができます。そして、カウント逡倍およびクリアモードもレジスタ書き込みにより設定することができます。
また、入力8ビット、出力8ビットの平行入出力ポートを持っています。
カウンタへの入力および平行ポートは、ホトランジスタにより、絶縁されています。
割り込みは、カウンタのEXTB、入力ポート(bit0)、出力ポート(bit0)、ユーザ回路から選択することが可能です。
別途、SRAMを搭載することによって、メモリアクセスを行うことができます。
ZEN7201AF のローカル信号をすべて、拡張コネクタ部に配線済みなので、ユーザ独自の機能を追加することが可能です。機能を拡張する場合、ユニバーサル部のランド(2.54mmピッチ)に、ICを搭載することもできます。

1. 特長

- 24ビットカウンタ(ZEN2014F)を搭載
- カウンタの入力極性を選択可能
- カウンタの入力パルス形式を選択可能
- カウンタの逡倍を選択可能
- クリアモードの選択可能
- カウンタICの出力(EXTA、EXTB)状態を監視するLEDを搭載(パネル前面に配置)
- 入力8ビット、出力8ビットの平行ポートを内蔵
- カウンタ入力および外部入出力は、絶縁型
- 割り込み要因を選択可能
- カウンタのEXTB、入力ポート(bit0)、出力ポート(bit0)、ユーザ回路から選択
- 電源投入状態を表示するLEDを搭載(パネル前面に配置)
- 拡張用コネクタ搭載
- 256KWord × 16bitのSRAMを搭載可能
- 5V CompactPCI規格に準拠
- ユニバーサル部(12.7mm × 22.86mm)
- 4HP、3Uカードサイズ(100mm × 160mm)

2.仕様

以下に ZcPCI001 の動作環境を示します。

- ・動作環境条件 温度 : 0 ~ 50 °C、湿度 : 35 ~ 85 %
- ・動作電源電圧 電圧 : +5 V \pm 5 %、消費電力 : 7.5 W 以下

2.1.カウンタ部

- ・入力数 : 3入力(A、B、Z)
- ・入力レベル : 12 ~ 24 V
- ・入力電流 : 10 mA(typ) 24 V 時
H : 3 mA以上
L : 0.5 mA以下
- ・入力抵抗 : 2.2 k
- ・ON・ディレー : 100 nS 以下
- ・OFF・ディレー : 500 nS 以下
- ・入力コモン : 外部電源正極
- ・入力絶縁方式 : ホトアイソレーション
- ・絶縁電圧 : 1000 V (1分間)
- ・入力コネクタ : D - Sub37ピン(ソケットタイプ)[15 ~ 19、33 ~ 37番ピンを使用]

2.2.入力ポート

- ・入力数 : 8ビット
- ・入力レベル : 12 ~ 24 V
- ・入力電流 : 10 mA(typ) 24 V 時
H : 3 mA以上
L : 0.5 mA以下
- ・入力抵抗 : 2.2 k
- ・ON・ディレー : 100 μ S
- ・OFF・ディレー : 500 μ S
- ・入力コモン : 外部電源正極

2.3. 出力ポート

- ・出力数 : 8ビット
- ・出力形式 : オープンコレクタ
- ・駆動最大電流 : 100mA 全ビットONの時
- ・耐圧 : 30 V
- ・飽和電圧 : 1.5 V以下
- ・ON・ディレイ : 100 μ S
- ・OFF・ディレイ : 1000 μ S
- ・出力コモン : 外部電源正極、負極

2.4. 入出力ポート共通事項

- ・絶縁方式 : ホトアイソレーション
- ・絶縁耐圧 : 1000 V (1分間)
- ・入出力コネクタ : D - Sub37ピン(ソケットタイプ)[1~13、20~31番ピンを使用]

3. ブロック図

ZcPCI001 のブロック図を図1に、回路図を付録 A に示します。

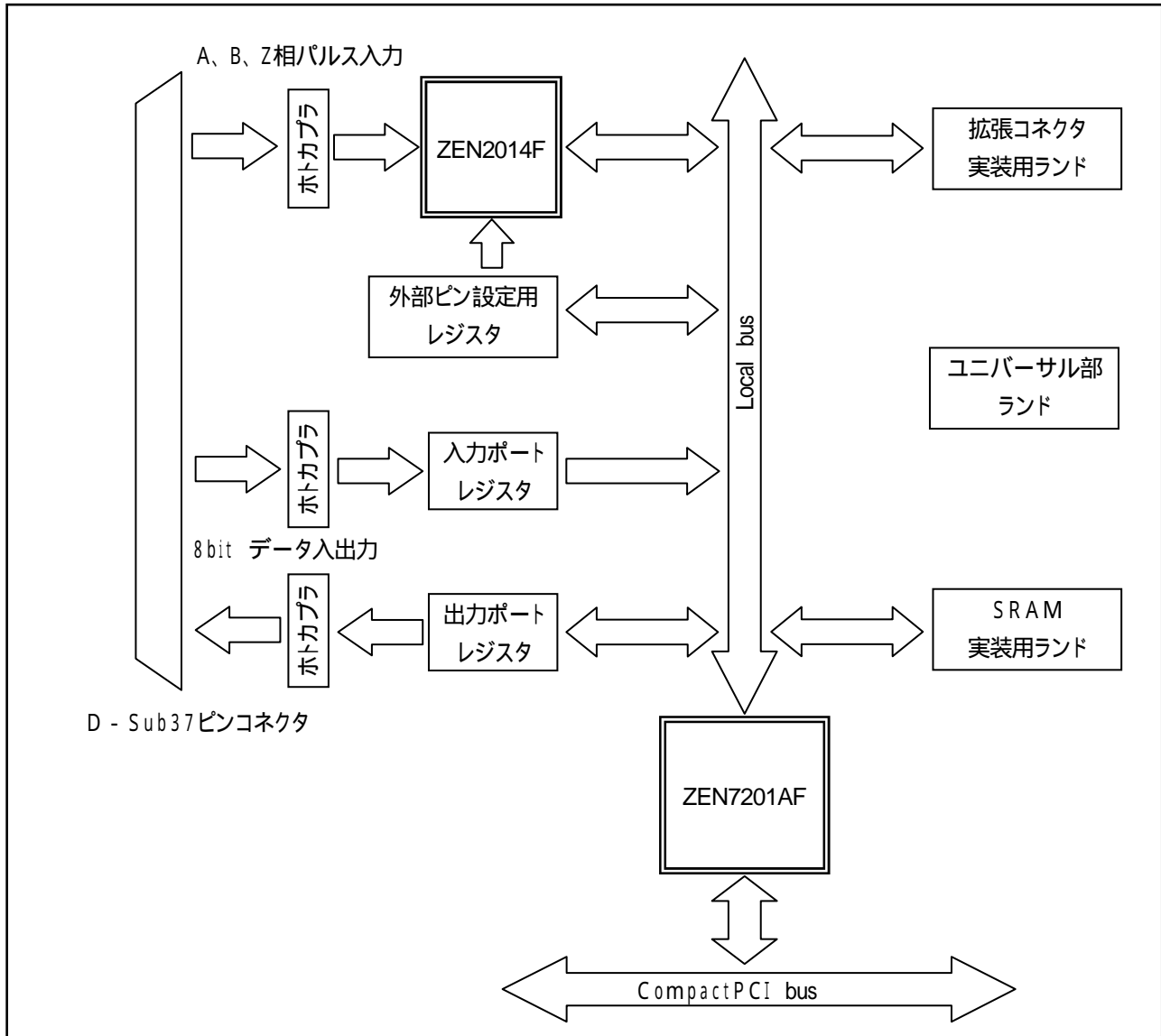


図1. ZcPCI001 のブロック図

4. ローカル I/O アクセス

4.1. アドレスマップ

ローカルに接続されているデバイスは、LCE # 0 ~ 3 が接続されています。また、本ボードで使用する I/O 空間は 4 バイトになっているため、各デバイスにアクセスする場合は、バンクレジスタを設定する必要があります。

ローカルに接続されているデバイス、それぞれに接続している LCE#、バンクレジスタの設定値および PCI からアクセスするためのアドレスの関係を表 1 に示します。

なお、アクセスする際は、バイトでアクセスしなければなりません。

表 1. アドレスマップ

LCE#	デバイスまたはレジスタ名	Read/Write	バンクレジスタ(h)	PCI アドレス(h)	
0	ZEN2014F	Read / Write	0000	データ	ベースアドレス + 00(h)
				コマンド / ステータス	ベースアドレス + 01(h)
1	出力ポート	Read / Write	0040	ベースアドレス + 00(h)	
2	入力ポート	Read	0080	ベースアドレス + 00(h)	
3	ZEN2014F 設定	Read / Write	00c0	ベースアドレス + 00(h)	

ベースアドレス: ローカルバスコントロールBAR (I/O 用) & ffffffff (h)

4.2. 動作説明

本節では、ZEN7201AF のローカル I/O 空間にマッピングされているデバイス (ZEN2014F、ZEN2014F 設定用レジスタ、入力ポート、出力ポート) の動作方法について示します。

4.2.1. カウンタ (ZEN2014F)

ZEN2014F のクロックには、ZEN7201AF の LCLKO が接続されていますので、16.6MHz のクロックが供給されます。このクロック周波数と、ホットカプラ (HCPL-0601) の伝達遅延スキュー等で、最大カウント・パルス入力周波数は決まります。

EXTA、EXTB には、モニタ用の LED がついています。各信号が "Low" を出力してから、0.01 秒間 LED が点灯します。

次にカウンタに関する入力の回路構成と外部回路の接続例を示します。

4.2.1.1.入力回路

カウンタの入力端子は、ホトカプラにより絶縁されています。

入力部の回路を図2に示します。入力回路用の電源の+側をコモン(COM+)に接続してください。入力信号が外部電源の-側に接続されることにより入力回路に電流が流れ、ON状態となります。

また、JP3、JP4、JP5により、入力の極性が変更できるようになっています。

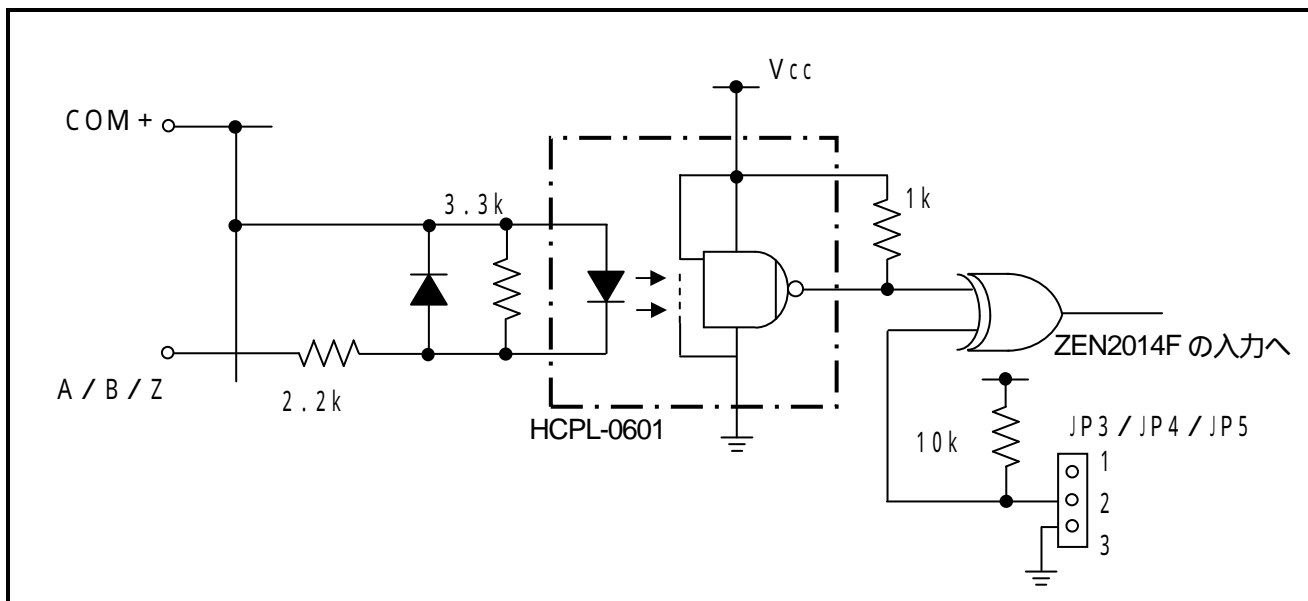


図2 . ZEN2014F 入力回路図

4.2.1.2.外部接続回路例

規格のカウンタ動作をさせるためには、図3に示すような回路を構成する必要があります。

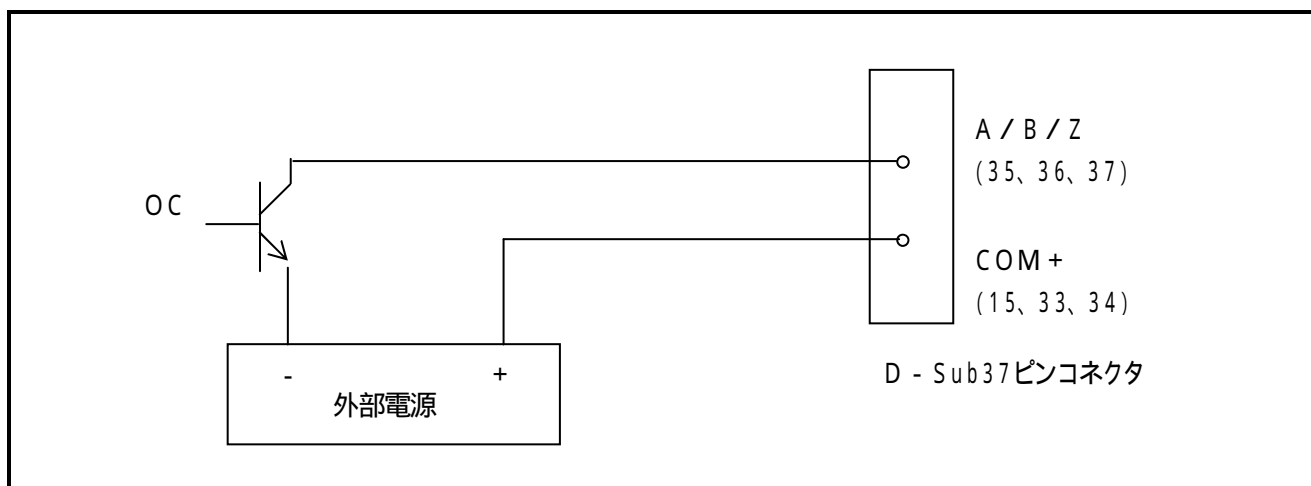


図3 . カウンタ部接続回路例

4.2.2. 入力ポート

入力ポートを使用する場合の回路構成と外部回路の接続例を示します。

4.2.2.1. 入力回路

入力端子は、ホトカプラにより絶縁されています。

入力部の回路を図4に示します。入力回路用の電源の+側をコモン(ICOM+)に接続してください。入力信号が外部電源の-側に接続されることにより入力回路に電流が流れ、ON状態となります。

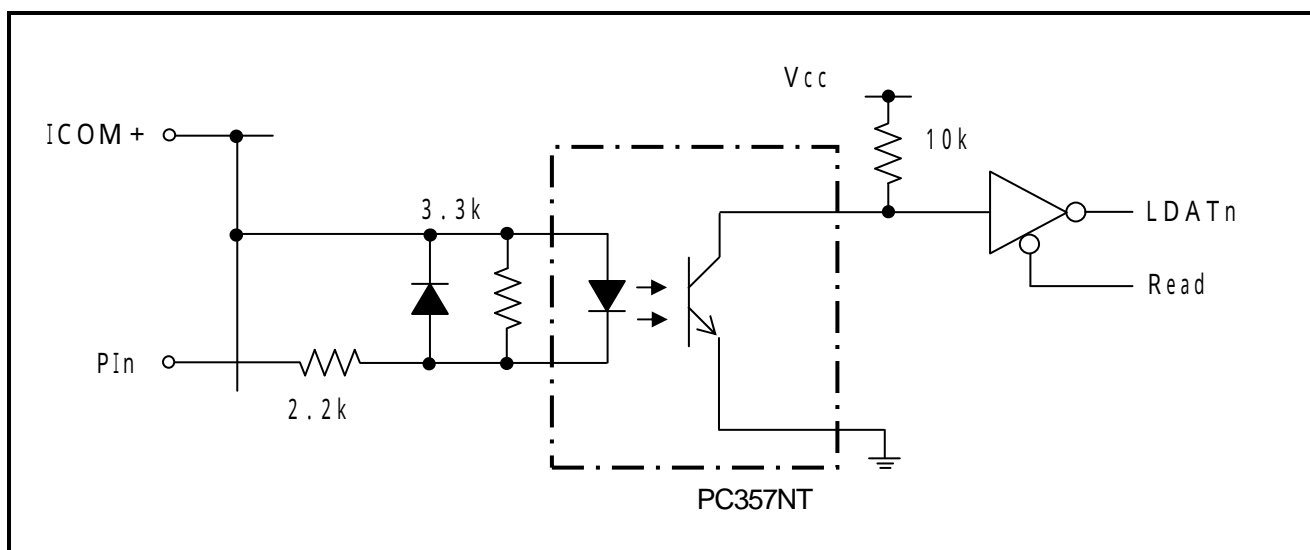


図4. 入力ポート回路図

4.2.2.2.外部接続回路例

入力ポートにはリレーなどの無電圧接点やオープンコレクタタイプの出力ポートを接続することができます。接続回路例を図5に示します。

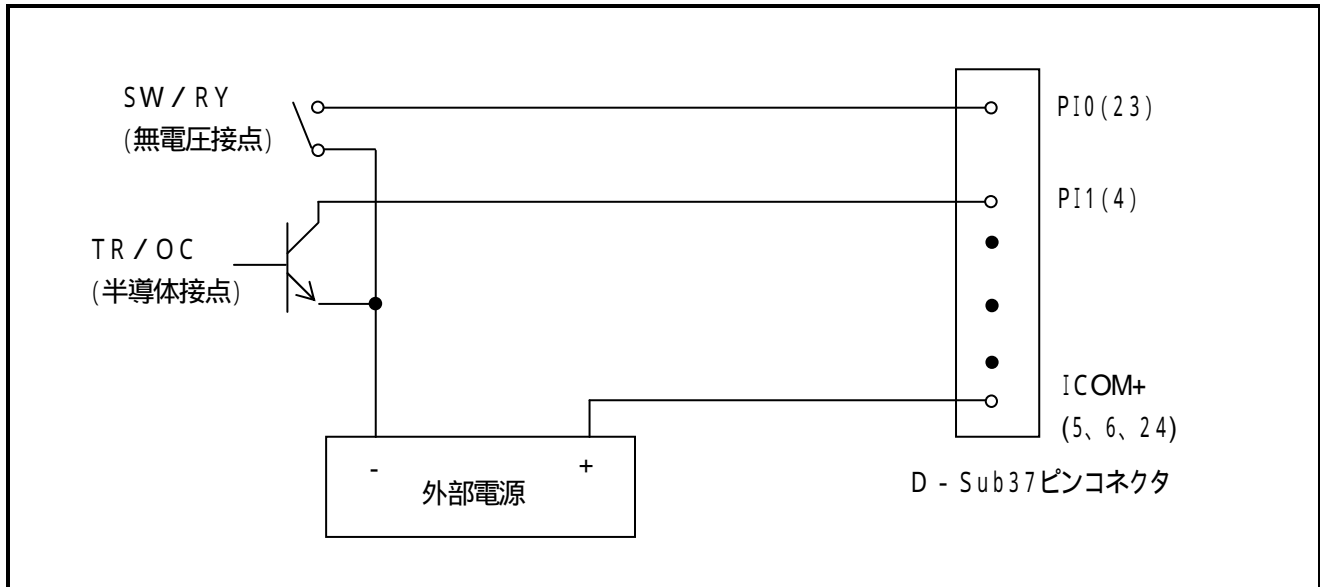


図5 . 入力ポート接続回路例

4.2.3. 出力ポート

出力ポートを使用する場合の回路構成と外部回路の接続例を示します。

4.2.3.1. 出力回路

出力端子は、ホトカプラにより絶縁されています。

出力部の回路を図6に示します。出力回路用電源の+側をコモン+入力(OCOM+)、-側をコモン-入力(OCOM-)に接続してください。出力信号と外部電源の+側との間に負荷を接続することにより負荷に電流を流すことができ、ON/OFFコントロールが可能となります。

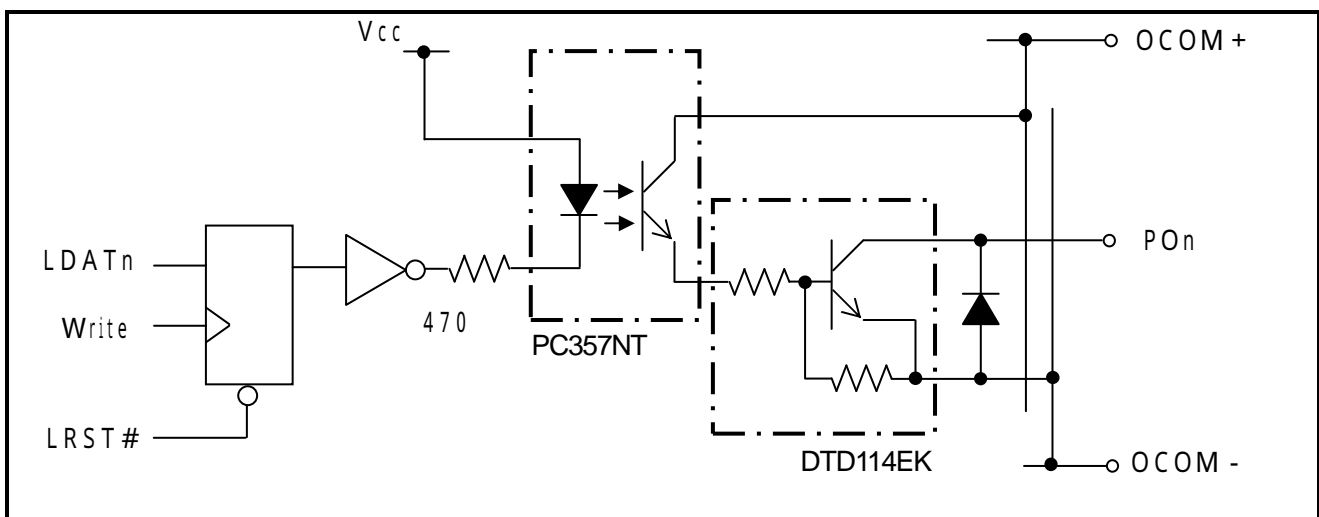


図6. 出力ポート回路図

4.2.3.2.外部接続回路例

出力ポートには、LED、リレーなどの負荷を接続することができます。リレーなどの誘導負荷を接続する場合には、図7のように保護ダイオードを接続してください。

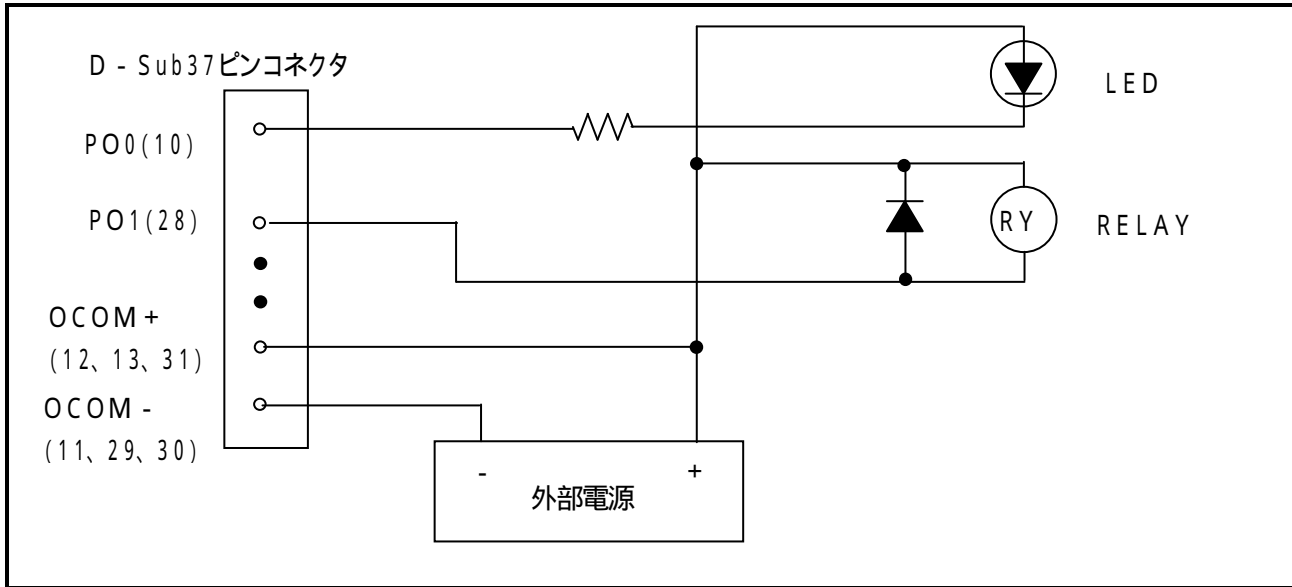


図7. 出力ポート接続回路例

5. ローカル・メモリアクセス

本章は ZcPCI001 に SRAM を実装した場合のアクセス方法について示します。SRAM は NEC 社製 uPD434016A (256kワード×16ビット) を想定しています。

メモリアクセスを行う場合には、ZEN7201AF のモードレジスタ内部にあるデバイスコントロールレジスタの設定を16ビットアクセスが有効になるように設定してください。

5.1. アドレスマップ

ZcPCI001 で評価可能なメモリ空間は512KByte領域です。つまり、ZEN7201AF の LADR[18:1] を SRAM のアドレスとして利用しています。

また、ローカルメモリ空間に接続される SRAM の CS には ZEN7201AF LADR[19] が接続されています。したがって、ZcPCI001 が1MByteのメモリ空間を確保していれば、バンクレジスタを使うことなく、PCIバスからのアドレスだけで、メモリ空間の全てに対してアクセスを行うことができます。

ローカルメモリ空間に接続されている SRAM に接続してある LADR、および PCIバスからアクセスするためのアドレスの関係を表2に示します(表2は1MByteのメモリ空間を確保した場合の例です)。

表2. アドレスマップ(メモリ空間)

LADR[19]	デバイス名称	R/W	PCIバスアドレス(h)	
0	SRAM選択	R/W	ベースアドレス	オフセットアドレス(=00000~7FFFE)
1	SRAM非選択	-	ベースアドレス	オフセットアドレス(=80000~FFFFFF)

・SRAMの000000(h)番地にアクセスする方法を示しています。

・ベースアドレス・・・ZEN7201AF のコンフィギュレーションレジスタ内部にあるローカルバスコントロールBAR(メモリ用)を示しています。FFF00000(h)との論理積を取ってください。

5.2. 動作説明

ZcPCI001 は SRAM に対してワード単位でアクセスすることを前提としています。表3に、アクセス結果を示します。

表3. アクセス結果(PCIバス:2バイト ローカルバス:2バイト有効)

LADR[19]	LADR[1]	BLE #	BHE #	LDAT[15:8]	LDAT[7:0]	備考
0	0	0	L	D _{i/o} [15:8]	D _{i/o} [7:0]	SRAMの0番地
0	0	1	-	Hiz	Hiz	禁止
0	1	0	L	D _{i/o} [15:8]	D _{i/o} [7:0]	SRAMの1番地
0	1	1	-	Hiz	Hiz	禁止
1	X	X	X	Hiz	Hiz	-

6. 割り込み

ZEN7201AF のIRQは、ジャンパーポスト(JP2)により、4つの要因から1つを選択することができます。割り込み要因とジャンパーの設定を表4に示します。

表4. ジャンパーポスト(JP2)と割り込み要因

短絡するピン	選択される割り込みの要因
7 - 8 番ピン	ZEN2014F のEXTB出力
5 - 6 番ピン	入力ポートのビット0
3 - 4 番ピン	出力ポートのビット0
1 - 2 番ピン	拡張コネクタのEXT_IRQ(ユーザ定義回路から)

7. EEPROM

ZcPCI001 には、ZEN7201AF 内部レジスタ(コンフィギュレーションレジスタ、モードレジスタ)を初期化するためのEEPROM を搭載しています。また、ジャンパーポスト(JP1)は、ZEN7201AF のEENに接続されており、ジャンパーポストの接続状況に応じて、EEPROMを有効/無効に切り換えることができます。表5に外部ピンの設定、表6にEEPROMに書き込まれている内容を示します。

EEPROMの内容を変更する場合は、細心の注意を払ってください。システムが起動しなくなる場合があります。EEPROMを書き換えたことによってシステムが起動しなくなったような場合には、ジャンパーポストの設定を「無効」側にし、システムを起動し、EEPROMの設定を再度、行ってください。

表5. EEPROMを有効/無効にするジャンパーポスト(JP1)の設定

短絡するピン	EEPROMの有効/無効
2 - 3 番ピン	無効
1 - 2 番ピン	有効

表6. EEPROMの設定値

EEPROM オフセット アドレス 単位: (h)	レジスタ名称	設定値 単位: (h)	設定値の内容
00	ステータスレジスタ	0000	新機能(ホットスワップ)を未実装
01	クラスコード(プログラミングI/F) レビジョンID	0001	レビジョン: 01(h)に設定
02	クラスコード(ベースクラス/サブクラス)	0680	その他のPCIブリッジデバイス
03	サブシステムベンダID	2EC1	株式会社ジーニックの基板である
04	サブシステムID	0002	ZcPCI001 の識別番号
05	インタラプトピン、インタラプトライン	0100	INTA # が有効
06	レンジレジスタ(I/O用) 下位ワード	FFFD	I/O空間: 4バイト
07	予約	-	
08	バンクレジスタ(I/O用) 下位ワード	0000	バンクレジスタの初期値
09	予約	-	
0A	レンジレジスタ(メモリ用) 下位ワード	0000	メモリ空間: 1MByte
0B	レンジレジスタ(メモリ用) 上位ワード	FFF0	
0C	バンクレジスタ(メモリ用) 下位ワード	0000	バンクレジスタの初期値
0D	バンクレジスタ(メモリ用) 上位ワード	0000	
0E	タイミングコントロールレジスタ 下位ワード	0000	LCE # 有効
0F	タイミングコントロールレジスタ 上位ワード	0800	LADR[8:6]でアクセスする空間を選択
10	インタラプトコントロールレジスタ	0004	割り込みはIRQの立ち下がりエッジ 割り込み無効
11	デバイスコントロールレジスタ	0004	バイトアクセス設定 WAIT # 無効

メモリ空間およびI/O空間を未使用(0バイト空間を所有)にすることはできません。

8. コネクタ

表7に、拡張コネクタ部(JP6)の端子一覧を示します。この拡張コネクタ部を利用することによって、ユーザ独自の基板を設計し、ZEN7201AF を用いてアクセスすることが可能となります。

表7. 拡張コネクタ部端子一覧表

信号名称	端子番号		信号名称
BHE #	1	2	LADR[1]
LADR[0]	3	4	LADR[3]
LADR[2]	5	6	LADR[5]
LADR[4]	7	8	LADR[7]
LADR[6]	9	10	LADR[9]
LADR[8]	11	12	LADR[11]
LADR[10]	13	14	LADR[13]
LADR[12]	15	16	LADR[15]
LADR[14]	17	18	LADR[17]
LADR[16]	19	20	LADR[19]
LADR[18]	21	22	LADR[21]
LADR[20]	23	24	LADR[23]
LADR[22]	25	26	GND
GND	27	28	LDAT[1]
LDAT[0]	29	30	LDAT[3]
LDAT[2]	31	32	LDAT[5]
LDAT[4]	33	34	LDAT[7]
LDAT[6]	35	36	LDAT[9]
LDAT[8]	37	38	LDAT[11]
LDAT[10]	39	40	LDAT[13]
LDAT[12]	41	42	LDAT[15]
LDAT[14]	43	44	GND
GND	45	46	+ 5V
LCLKO	47	48	LRST #
+ 5V	49	50	MEW #
MER #	51	52	IOW #
IOR #	53	54	EXT_IRQ
WAIT #	55	56	LAI / LAM #
LAS #	57	58	- 12V
+ 3.3V	59	60	+ 12V

表8に、D - Sub37ピンコネクタの端子一覧を示します。

表8 . D - Sub37ピンコネクタ端子一覧表(使用コネクタ:JCY-37S-1A3F(日本圧着端子製造株式会社製))

信号名称	端子番号		信号名称
PI[7]	1	20	PI[6]
PI[5]	2	21	PI[4]
PI[3]	3	22	PI[2]
PI[1]	4	23	PI[0]
ICOM +	5	24	ICOM +
ICOM +	6	25	PO[7]
PO[6]	7	26	PO[5]
PO[4]	8	27	PO[3]
PO[2]	9	28	PO[1]
PO[0]	10	29	OCOM -
OCOM -	11	30	OCOM -
OCOM +	12	31	OCOM +
OCOM +	13	32	NC
NC	14	33	COM +
COM +	15	34	COM +
NC	16	35	A
NC	17	36	B
NC	18	37	C
NC	19		

COM +、ICOM +、OCOM ±は図2～7を参照してください。

9. 入力のタイミング

表9に入力のタイミングを、図8にタイミングチャートを示します。

表9. 入力タイミング一覧表

項目	記号	最小値	最大値	単位
A、B サイクル時間	T_{CYAB}	4000		ns
A、B High / Lowレベル時間	T_{PWAB}	2000		ns
A、B位相差時間	T_{SAB}	1000		ns
Z Highレベル幅	T_{SZ}	1000		ns
Z パルス幅	T_{ZZ}	1000		ns
B に対するA セットアップ時間	T_{SS}	1000		ns
A High / Lowレベル幅	T_{AHL}	1000		ns
Aサイクル時間	T_{ACY}	2000		ns
UP、DNサイクル時間	T_{UDCY}	2000		ns
UP、DN High / Lowレベル幅	T_U	1000		ns

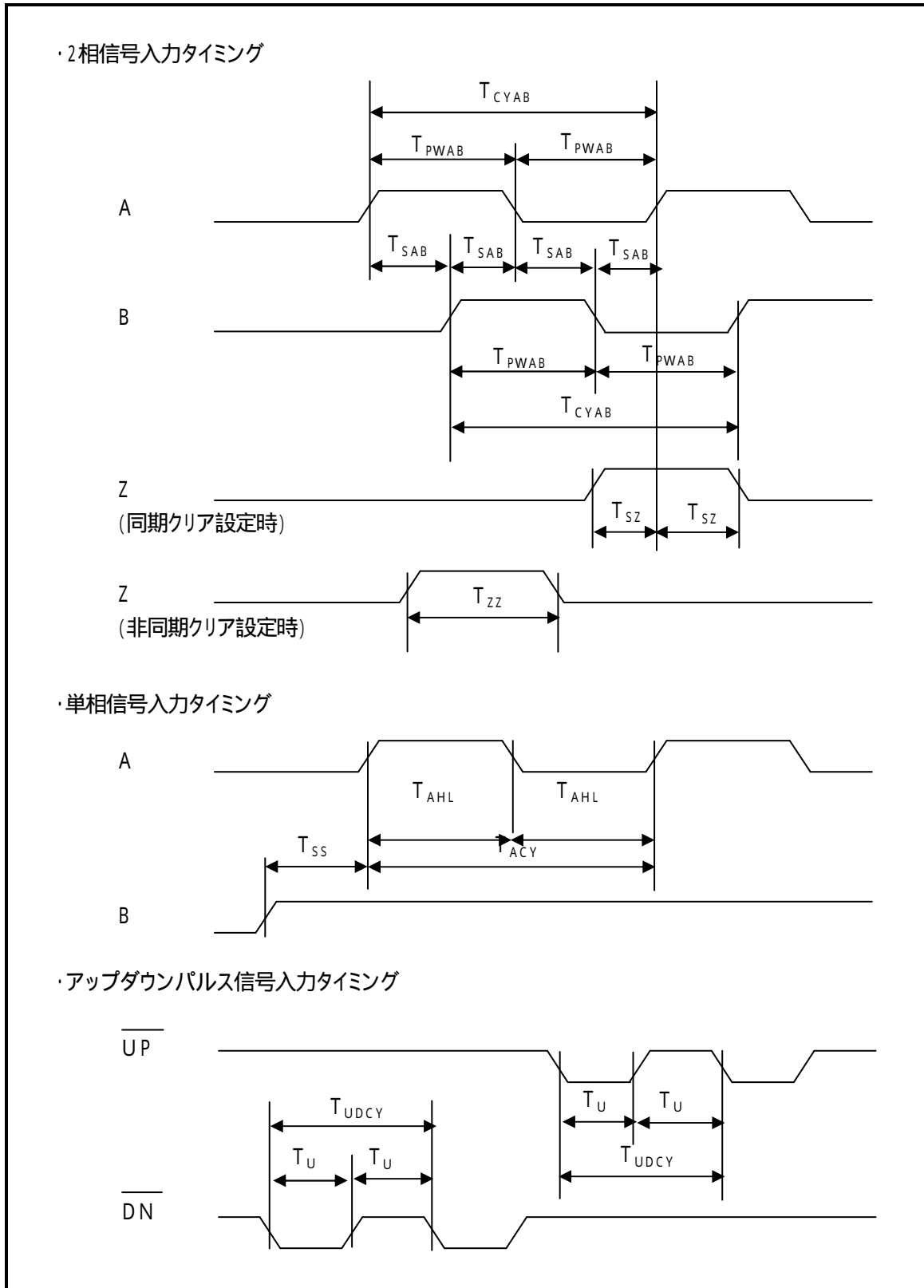
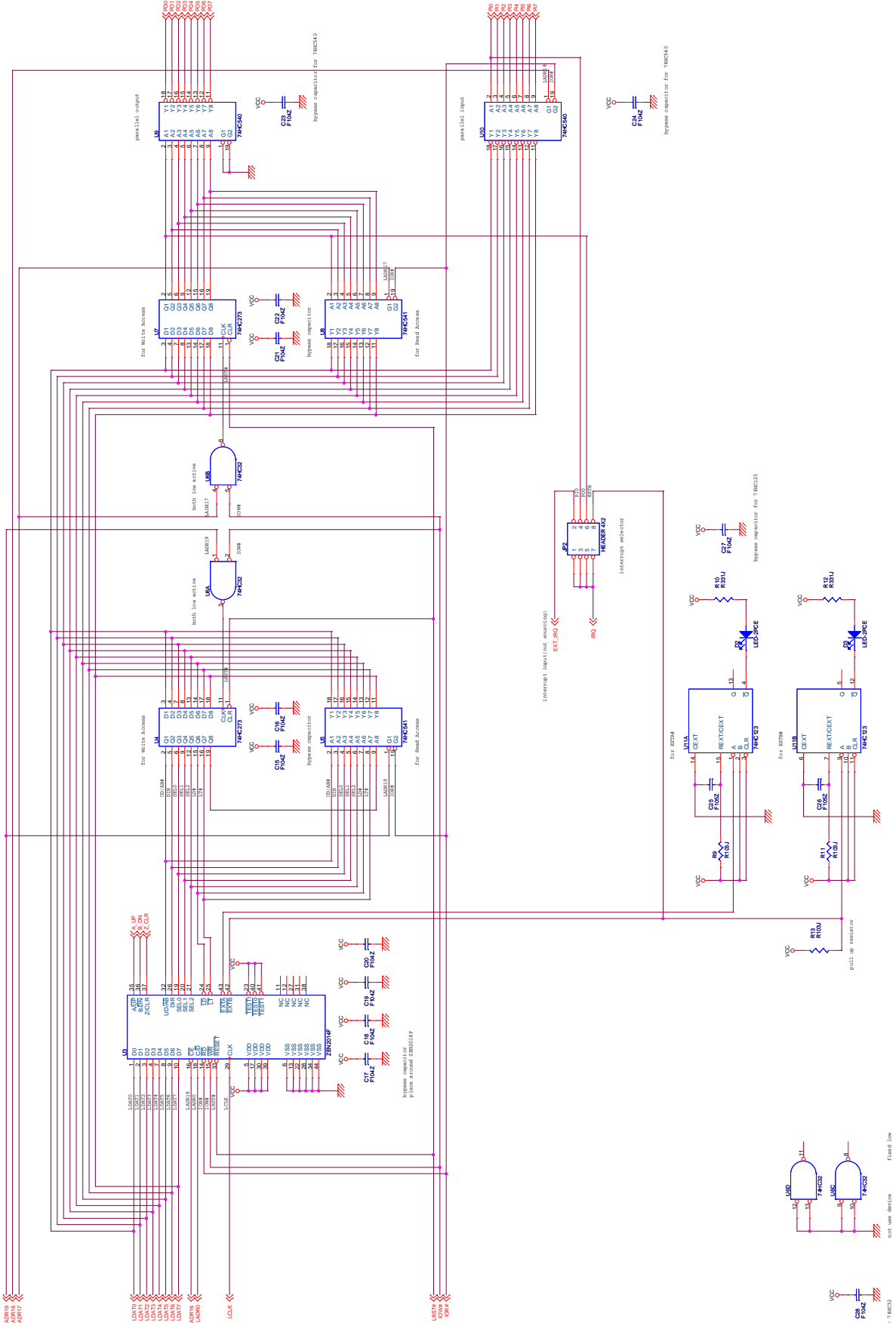
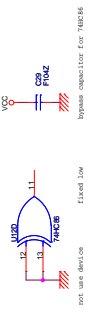
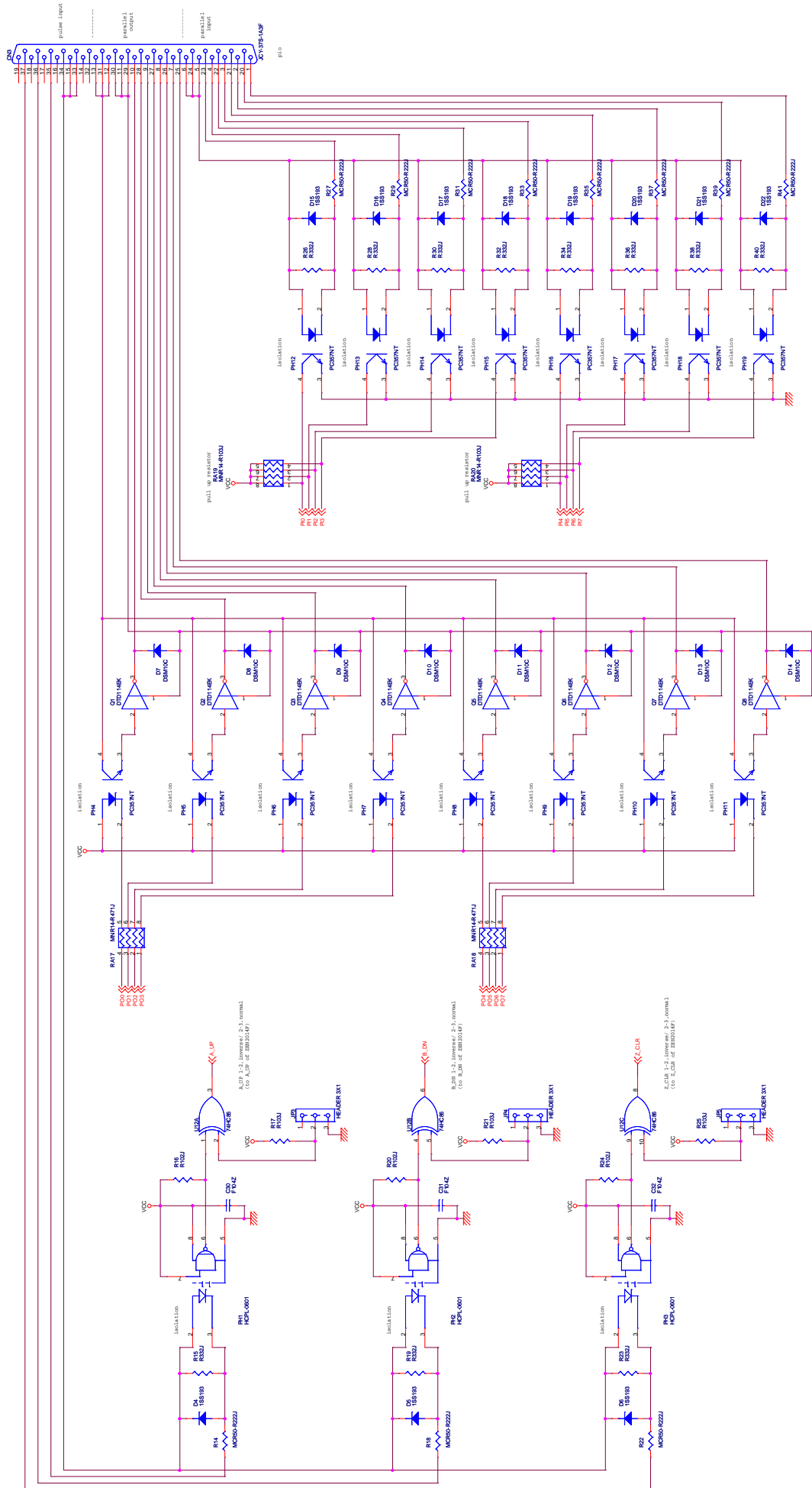


図8. タイミングチャート

1 1 . 備考

1 2 . 付録A (回路図)





1 3 . 付録B (寸法図)

14. 変更履歴

バージョン	改訂日付	内容
0.1	02 / 12 / 10	初版発行
0.11	09 / 03 / 25	住所変更

ご注意

- (1) 本製品および本資料は株式会社ジーニックの著作物です。
したがって、本資料の全部または一部を無断で複製、転載することはご遠慮ください。
- (2) 本製品および本資料の内容は性能向上のために、予告なく変更する場合があります。
ご使用に際しては、最新の資料をご請求願います。
- (3) 本資料に記載されております内容は工業所有権その他の権利の実施に対する保証または実施権の許諾を行うものではありません。
- (4) 本資料に記載されております応用回路例は基本的な使用方法を示したものであり、
回路の動作を保証するものではありません。
- (5) 本製品の具体的な運用の結果、他への影響につきましては責任を負いかねますので、ご了承ください。
- (6) 本製品は一般的な電子機器(電算機、計測機器、産業用ロボット、位置決め制御装置 etc.)に
使用されることを前提にしております。したがって、人命に関わる輸送機器、医療機器、航空・宇宙、
原子力関係機器などには使用しないでください。



株式会社 ジーニック

URL <http://www.zenic.co.jp/> / Email support@zenic.co.jp
〒520 - 0801 滋賀県大津市におの浜4 - 7 - 5 オプテックスビル8F
TEL:077 - 526 - 2101 FAX:077 - 526 - 0500